

★MINW

T01

96-294417/30

★JP 08126312-A

DC=DC converter for e.g. power supply of personal computer - has switching transistor switched by output of outflow power current detector

MINEBEA KK 94.10.25 94JP-284108

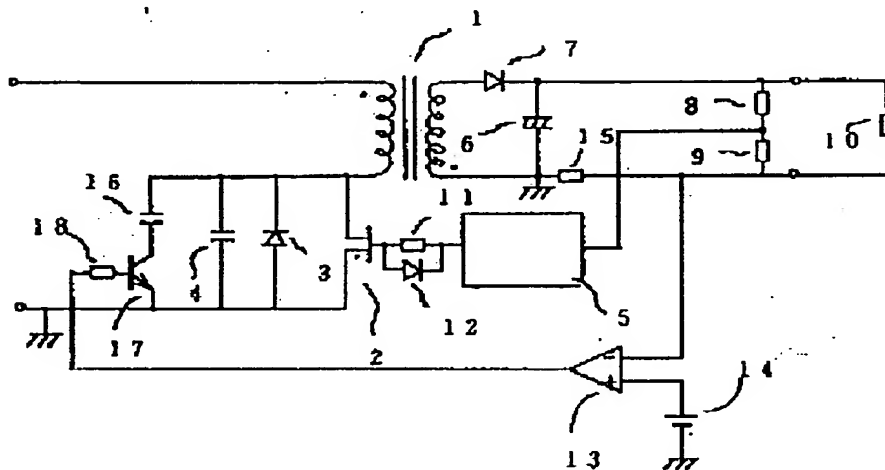
U21 U24 (96.05.17) II02M 3/28

The converter includes a primary winding of a switching transformer (1) connected to a first capacitor (4) for voltage resonance. A second capacitor (16) is connected in parallel with the first capacitor.

A switching transistor (2) is switched by the output of an outflow power current detector (15).

ADVANTAGE - Enables current control; decreases switching loss of power switching transistor; provides highly efficient converter. (4pp Dwg.No.1/4)

N96-247674



(11)特許出願公開番号

(43)公開日 平成8年(1996)5月17日

Q  
P

1

2

## 【特許請求の範囲】

【請求項1】スイッチングトランスの一次巻線と電圧共振用の第1のコンデンサとによる電圧共振回路を具備したパルス幅変調制御方式のDC-DCコンバータ装置において、直流出力電流検出手段と、前記電圧共振回路の電圧共振用の第1のコンデンサに並列に接続された第2のコンデンサと、該第2のコンデンサを有効にするか否かを前記直流出力電流検出手段の出力により切換える切換手段とを具備することを特徴とするパルス幅変調制御方式のDC-DCコンバータ装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、広範囲の電流制御が必要な負荷の電源として好適なDC-DCコンバータ装置に関し、特にパーソナルコンピュータ等に用いられるオンボードDC-DCコンバータ装置に関する。

## 【0002】

【従来の技術】パーソナルコンピュータ等に用いられるオンボードDC-DCコンバータ装置は、パーソナルコンピュータ等の小型、軽量化、および携帯性の要求に合わせて、より小型、高効率、低ノイズの要求がある。これらの機器に使用される安価なDC-DCコンバータ装置としては、従来パルス幅変調(PWM)制御方式のDC-DCコンバータ装置がある。図3はパルス幅変調(PWM)制御方式のDC-DCコンバータ装置として使用されている従来のコンバータ装置を示す回路図である。図3において、1はスイッチングトランスで、2巻線の結合リアクタである。2はパワースイッチングトランジスタであり、スイッチングトランス1の一次巻線と電圧共振用コンデンサ4とにより電圧共振型DC-DCコンバータを構成する。3はフライホイールダイオードである。スイッチングトランス1の二次巻線出力はダイオード7とコンデンサ6により整流、平滑され直流出力となる。10は負荷抵抗であり、本回路の部品ではないが説明のため記載した。5はパルス幅変調(PWM)制御用のICであり、このICは、図示しないが三角波を発生する発振器、演算増幅器、該発振器と演算増幅器との出力電圧を比較する比較器及び該比較器の出力を増幅しパワースイッチングトランジスタ2を駆動する駆動回路とで構成されている。パルス幅変調(PWM)制御用のIC5には、直流出力電圧を抵抗器8と抵抗器9とで分圧した電圧が入力され、上記演算増幅器に入力される。この演算増幅器ではIC内部の基準電源と、前記入力電圧との差電圧が増幅されて上記比較器の一方の入力端子に入力される。すなわち、DC-DCコンバータ直流出力電圧に比例した電圧( $V_s$ )が入力される。この比較器のもう一方の入力端子には上記発振器により生成された三角波( $V_w$ )が入力されている。このパルス幅変調(PWM)制御用のIC内部での $V_s$ と $V_w$ との関係を図4に示す。図4において、A、Bは $V_s$ を、Cは

三角波 $V_w$ を、a及びbは比較器の出力波形を示す。今、 $V_s$ がAの状態であるとき比較器の出力はaのような出力であるが、何らかの原因でDC-DCコンバータ直流出力電圧が低下し $V_s$ がBになったとすると比較器の出力はbとなり、パワースイッチングトランジスタ2のオン時間が長くなりDC-DCコンバータの出力電圧は増加し、一定に保たれる。抵抗器11はパワースイッチングトランジスタ2のドライブ用の抵抗器であり、ダイオード12はパワースイッチングトランジスタ2のゲート蓄積電荷放電用のダイオードである。上述したパルス幅変調(PWM)制御方式のDC-DCコンバータ装置においては、スイッチング周波数が一定であり、電圧共振周波数も一定であるため、負荷電流が減少した場合上記パワースイッチングトランジスタが非零電圧スイッチングとなりターンオン時のパワー損失が増加し効率が悪化し、さらにターンオン時のノイズが増加しパーソナルコンピュータの他の素子に悪影響を与えるという問題があった。そこで、パーソナルコンピュータ等に用いられるオンボードDC-DCコンバータ装置には、上記PWM制御方式のDC-DCコンバータの問題を解決するためパルス周波数変調(PFM)制御方式のDC-DCコンバータを用い、上記負荷電流減少時の効率の低下、ノイズの発生をなくすようにしている。

## 【0003】

【発明が解決しようとする課題】上述したように、パルス幅変調(PWM)制御方式のDC-DCコンバータでは、負荷電流の減少によりパワースイッチング素子の零電圧スイッチングができないためターンオン時のパワー損失が増加し効率が悪化し、さらにターンオン時のノイズが増加しパーソナルコンピュータの他の素子に悪影響を与える。又、パルス周波数変調(PFM)制御方式のDC-DCコンバータでは、制御回路が複雑であり、発振周波数が一定でないため、トランスやパワースイッチング素子の周波数レンジを広く設計する必要があり、さらに電圧共振型の制御ICが必要であるため高価な装置になるという問題があった。

【0004】そこで本発明は、上述のような問題点を解消しようとするものであり、その目的は、パルス周波数変調(PFM)制御方式のDC-DCコンバータと同等な広い範囲で電流制御が可能なDC-DCコンバータ装置を制御回路が簡単なパルス幅変調(PWM)制御方式のDC-DCコンバータで提供しようとするものである。

## 【0005】

【課題を解決するための手段】前記のような本発明の目的を達成するために、本発明は、スイッチングトランスの一次巻線と電圧共振用の第1のコンデンサとにより電圧共振回路を具備したパルス幅変調制御方式のDC-DCコンバータ装置において、直流出力電流検出手段と、前記電圧共振回路の電圧共振用の第1のコンデンサに

3

並列に接続された第2のコンデンサと、該第2のコンデンサを有効にするか否かを前記直流出力電流検出手段の出力により切換える切換手段とを具備するパルス幅変調制御方式のDC-DCコンバータ装置が提供される。

【0006】

【作用】従来のパルス幅変調(PWM)制御DC-DCコンバータ装置では電圧共振周波数を出力電流により任意に設定することが不可能であったが本発明によりそれが任意に設定でき、なおかつDC-DCコンバータ装置に使用されている制御用のICがパルス幅変調(PWM)制御用のICであるので、負荷電流が変動してもパワースイッチングトランジスタのスイッチング動作を零電圧スイッチングすることができ、パワースイッチングトランジスタのスイッチング損失を少なくでき、高効率、低ノイズとすることができる。

【0007】

【実施例】次に本発明の一実施例を、図面を用いて詳細に説明する。図1は、本発明の一実施例のパルス幅変調(PWM)制御方式のDC-DCコンバータ装置の回路図である。なお、図1において図4に示す部分と同一部分には同一符号を付し、それらの詳細な説明は省略する。

【0008】まず、本実施例の構成について説明する。DC-DCコンバータの出力電圧を安定制御する方法は、図3に示す従来例では、周波数一定で、出力電圧に比例したパルス幅のスイッチングパルスを、パルス幅変調(PWM)制御用のIC5により生成し、パワースイッチングトランジスタ2をスイッチングするもので、電圧共振用コンデンサ4の容量は一定であるため共振周波数も一定である。本発明の実施例である図4では、前記電圧共振コンデンサ4に並列にコンデンサ16を設け、そのコンデンサ16を有効にするか否かを切換えるトランジスタ17を有している。トランジスタ17は比較器1\*

4

\*3の出力によりオンオフ制御される。比較器13は、DC-DCコンバータの直流出力回路に設けられた電流検出抵抗器15の端子電圧、電流検出抵抗器15は非常に小さい抵抗値であるので、DC-DCコンバータの出力電流に比例した電圧信号と基準電圧発生器14とを入力としている。抵抗器18はトランジスタ17のドライブ用抵抗器である。

【0009】次に、本実施例の動作について説明する。

負荷抵抗10に流れる電流が本DC-DCコンバータの定格電流に近く充分大きい場合は電流検出抵抗器15による電圧は基準電圧発生器14の電圧よりも充分大きくなるように設定してあるので、比較器13は信号を出力しないためトランジスタ17はオフしている。従って、電圧共振回路はスイッチングトランス1の一次巻線と電圧共振用コンデンサ4のみで構成される。この場合のパワースイッチングトランジスタ2のドレイン-ソース間電圧波形を図2の(a)に示す。図2の(a)で分かるように出力電流がDC-DCコンバータの定格電流に近く充分大きい場合は、パワースイッチングトランジスタ2は零電圧スイッチングとなるように、パルス幅変調(PWM)制御用のIC5の発振器の発振周波数と前記電圧共振回路の定数とが設定してある。ここで負荷抵抗10の電流が減少すると、電流検出抵抗器15による電圧は基準電圧発生器14の電圧よりも小さくなるように設定してあるので、比較器13は信号を出力し、トランジスタ17はオンとなる。従って、電圧共振回路はスイッチングトランス1の一次巻線と電圧共振用コンデンサ4と並列コンデンサ16とで構成されることになる。従って、電圧共振周波数は下記の式1となり、式2で表される従来のDC-DCコンバータの電圧共振回路の周波数よりも低くなる。

【数1】

$$f = 1 / \{ 2\pi \sqrt{L_p (C_1 + C_2)} \} \dots\dots 1$$

$$f = 1 / \{ 2\pi \sqrt{L_p (C_1)} \} \dots\dots 2$$

ここで、 $L_p$ はスイッチングトランス1の一次巻線のインダクタンス、 $C_1$ は、電圧共振用コンデンサ4のキャパシタンス、 $C_2$ は、コンデンサ16のキャパシタンスを示す。この場合のパワースイッチングトランジスタ2のドレイン-ソース間電圧波形を図2の(b)に示す。図2の(b)で破線で示した曲線はコンデンサ16が並列に接続されない従来例のものである。本実施例の場合のパワースイッチングトランジスタ2のドレイン-ソース間電圧波形を実線で示す。この図2の(b)から分かるように出力電流がDC-DCコンバータの定格電流よりも小さい場合は、従来例ではパワースイッチングトランジスタ2は零電圧スイッチングとならないが、本実施例の場合コンデンサ16が並列に接続されることにより電圧共振周波数が低くなるので、前記基準電圧発生器

の設定電圧とコンデンサ16のキャパシタンスとを適当な値に設定することによりパワースイッチングトランジスタ2のスイッチング動作を零電圧スイッチングとなるようにに設定することができる。

【0010】

【発明の効果】以上詳細に説明したように、本発明にかかるDC-DCコンバータ装置は、従来のパルス幅変調(PWM)制御方式のDC-DCコンバータ装置では可変にすることができなかった電圧共振周波数を、出力電流により任意に設定することができ、なおかつDC-DCコンバータ装置に使用されている制御用のICがパルス幅変調(PWM)制御用のICであるので、負荷電流が変動してもパワースイッチングトランジスタのスイッチング動作を零電圧スイッチングすることができ、パワ

5

6

一スイッチングトランジスタのスイッチング損失を少なくでき、高効率、低ノイズでかつ低価格のDC-DCコンバータ装置が提供できる。

【図面の簡単な説明】

【図1】本発明の一実施例を示すDC-DCコンバータの回路図である。

【図2】本発明の一実施例のパワースwitchングトランジスタのドレイン-ソース間電圧波形を示す説明図。

【図3】従来のDC-DCコンバータの回路図である。

【図4】従来のDC-DCコンバータの動作説明図。

【符号の説明】

- 1・・・スイッチングトランス
- 2・・・パワースwitchングトランジスタ
- 3・・・フライホイールダイオード
- 4・・・電圧共振用コンデンサ

5・・・パルス幅変調(PWM)制御用のIC

6・・・コンデンサ

7・・・ダイオード

8・・・抵抗器

9・・・抵抗器

10・・・負荷抵抗

11・・・抵抗器

12・・・ダイオード

13・・・比較器

14・・・基準電圧発生器

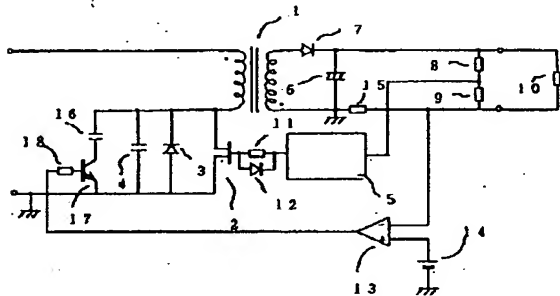
15・・・電流検出抵抗器

16・・・コンデンサ

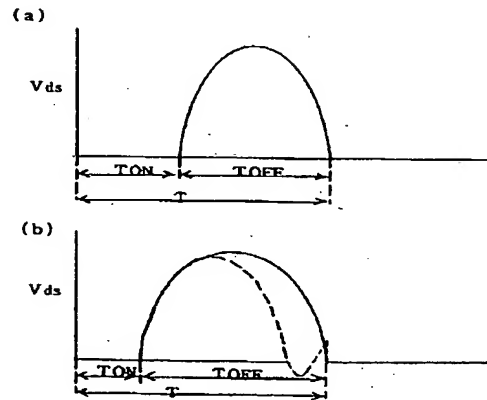
17・・・トランジスタ

18・・・抵抗器

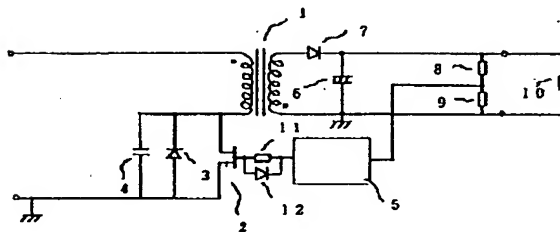
【図1】



【図2】



【図3】



【図4】

